

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-196690

(43)Date of publication of application : 14.07.2000

(51)Int.Cl. H04L 27/20

H04L 27/36

H04L 27/12

(21)Application number : 10-367580 (71)Applicant : TOSHIBA TEC CORP

(22)Date of filing : 24.12.1998 (72)Inventor : SUGIYAMA TOMONORI

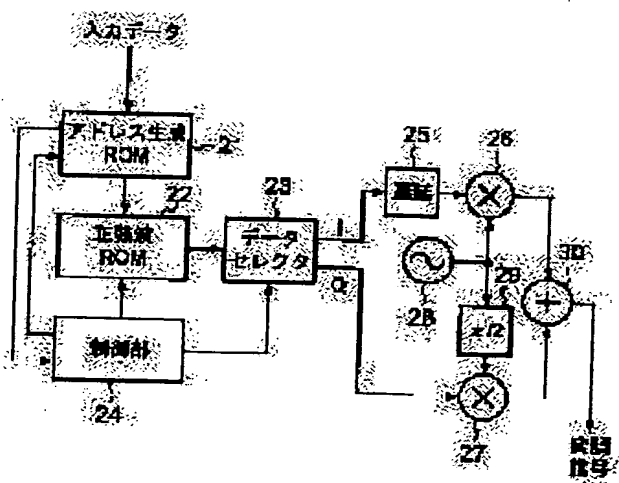
## (54) MODULATING DEVICE AND MODULATING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To

reduce a circuit configuration and also to simplify address control.

SOLUTION: This device is provided with an address generation ROM 21 which stores address data corresponding to a phase deviation pattern on a phase plane, a sine wave ROM 22 which stores sine wave data for one cycle in accordance with the address data, a controlling part 24 which decides the phase deviation pattern from input data and a signal point of the current time, reads the address data from the address generation ROM and also reads the sine wave data from the sine wave ROM according



to the read address data, a data selector 23 which divides the read sine wave data into a common mode component and an orthogonal component and outputs them, a delaying part 25 which delays the common mode component from the data selector to takes synchronization with the orthogonal component, a multiplier 26 that multiplies the common mode component from the delaying part by carrier, a multiplier 27 which multiplies the orthogonal component from the delaying part by carrier undergoing  $\pi/2$  phase shifting and an adder 30 which synthesizes outputs of respective multipliers to output a modulation signal.

---

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**\* NOTICES \***

**JPO and NCIPi are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The 1st storage means which memorized the address data corresponding to the phase deviation pattern on a phase flat surface, The 2nd storage means which memorized the sinusoidal data for one period corresponding to the address data memorized for this 1st storage means, The address-data read-out means which reads the address data which judge a phase deviation pattern and correspond from input data and a signal point at present from said 1st storage means, The sinusoidal data readout means which reads the sinusoidal data which correspond based on the address data read by this read-out means from said 2nd storage means, A data output means to output the sinusoidal data read by this read-out means as data of two sequences of an inphase component and an orthogonal component, The modulator characterized by having a means to take the synchronization of the data of two sequences from this output means, and a modulating-signal output means to carry out quadrature modulation of the data of two sequences which took the synchronization with this means, and to output a modulating signal.

[Claim 2] The 1st storage means which memorized the address data corresponding to the phase deviation pattern on a phase flat surface, The 2nd storage means which memorized the sinusoidal data for one period corresponding to the address data memorized for this 1st storage means, The address-data read-out means which reads the address data which judge a phase deviation pattern and correspond from input data and a signal point at present from said 1st storage means, The sinusoidal data readout means which reads the sinusoidal data which correspond based on the address data read by this read-out means from said 2nd storage means, The amplitude amendment means which carries out amplitude amendment of the sinusoidal data read by this read-out means based on the amplitude amendment data corresponding to a phase deviation pattern, A data output

means to output the sinusoidal data amended with this amplitude amendment means as data of two sequences of an inphase component and an orthogonal component, The modulator characterized by having a means to take the synchronization of the data of two sequences from this output means, and a modulating-signal output means to carry out quadrature modulation of the data of two sequences which took the synchronization with this means, and to output a modulating signal.

[Claim 3] The 1st storage means which memorized the address data corresponding to the phase deviation pattern on a phase flat surface, The 2nd storage means which memorized the sinusoidal data for one period corresponding to the address data memorized for this 1st storage means, The address-data read-out means which judges a phase deviation pattern from the modulation technique specified as the input data, and a signal point at present, and reads corresponding address data from said 1st storage means, The sinusoidal data readout means which reads the sinusoidal data which correspond based on the address data read by this read-out means from said 2nd storage means, The amplitude amendment means which carries out amplitude amendment based on the amplitude amendment data corresponding to the modulation technique which specified the sinusoidal data read by this read-out means, and a phase deviation pattern, A data output means to output the sinusoidal data amended with this amplitude amendment means as data of two sequences of an inphase component and an orthogonal component, The modulator characterized by having a means to take the synchronization of the data of two sequences from this output means, and a modulating-signal output means to carry out quadrature modulation of the data of two sequences which took the synchronization with this means, and to output a modulating signal.

[Claim 4] Corresponding to the address data memorized for this 1st storage means while memorizing the address data corresponding to the phase deviation pattern on a phase flat surface for the 1st storage means, the sinusoidal data for one period are memorized for the 2nd storage means. From input data and a signal point at present, judge a phase deviation pattern and the address data corresponding to this judged phase deviation pattern From said 1st storage means to read-out The modulation approach characterized by taking a synchronization, carrying out quadrature modulation further, and outputting a modulating signal after outputting read-out and this read sinusoidal data for the sinusoidal data corresponding to these read address data as data of two sequences of an inphase component and an orthogonal component from said 2nd storage means.

[Claim 5] Corresponding to the address data memorized for this 1st storage means while memorizing the address data corresponding to the phase

deviation pattern on a phase flat surface for the 1st storage means, the sinusoidal data for one period are memorized for the 2nd storage means. From input data and a signal point at present, judge a phase deviation pattern and the address data corresponding to this judged phase deviation pattern. From said 1st storage means to read-out The sinusoidal data corresponding to these read address data. From said 2nd storage means to read-out. Based on the amplitude amendment data corresponding to a phase deviation pattern, amplitude amendment of this read sinusoidal data is carried out. The modulation approach characterized by taking a synchronization, carrying out quadrature modulation further, and outputting a modulating signal after outputting the sinusoidal data after this amendment as data of two sequences of an inphase component and an orthogonal component.

[Claim 6] Corresponding to the address data memorized for this 1st storage means while memorizing the address data corresponding to the phase deviation pattern on a phase flat surface for the 1st storage means, the sinusoidal data for one period are memorized for the 2nd storage means. A phase deviation pattern is judged from the modulation technique specified as the input data, and a signal point at present. The address data corresponding to this judged phase deviation pattern. From said 1st storage means to read-out The sinusoidal data corresponding to these read address data. From said 2nd storage means to read-out. Amplitude amendment is carried out based on the amplitude amendment data corresponding to the modulation technique which specified this read sinusoidal data, and a phase deviation pattern. The modulation approach characterized by taking a synchronization, carrying out quadrature modulation further, and outputting a modulating signal after outputting the sinusoidal data after this amendment as data of two sequences of an inphase component and an orthogonal component.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIP I are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the modulator and the modulation approach of using it for a data telecommunication system.

[0002]

[Description of the Prior Art] For example, the modulator indicated by JP,6-90258,A Two N stage shift registers 1 and 2 which carry out the sequential storage of the input signal of an inphase component and an orthogonal component as shown in drawing 22 , It has two storage (ROM) 3 and 4 which memorized the result of an operation of corrugating of an inphase component and each orthogonal component. Storage (ROM) 3 and 4 is accessed by using as address data the output from the m step counter 5 which counts the output and clock signal from shift registers 1 and 2. By the modulation control circuit 6 which outputs the signal of the result of an operation of each waveform shaping of an inphase component and an orthogonal component, and serves both as a selector control circuit and a sign reversal control circuit The output signal from storage (ROM) 3 and 4 is chosen by turns every 2 sampling periods using a clock signal and the output signal of a counter 5. While controlling a data selector 7 by the selector signal to realize actuation to which it advances at a time one sampling period of procedures of performing sign reversal every 4 sampling periods, for every symbol, he is trying to control the sign inverter 8 by the sign reversal control signal. Moreover, the modulation control circuit 6 is outputting the discontinuity control signal which detects the discontinuity produced by advancing one sampling period of operations sequence of a data selector 7 and the sign inverter 8 at a time for every symbol to the discontinuity processing circuit 9.

[0003] And a data selector 7 chooses either of the signals outputted from storage (ROM) 3 and 4 according to the selector signal from the modulation

control circuit 6, or holds the data of a sampling period, and outputs them to the sign inverter 8, and according to the sign reversal control signal from the modulation control circuit 6, this sign inverter 8 performs passage or a sign reversal process, and is outputting the output signal from the day selector 7 to the discontinuity processing circuit 9. This discontinuity processing circuit 9 processes holding the data of a sampling period to the output from the sign inverter 8 according to the discontinuity control signal from the modulation control circuit 6 etc., outputs, and after being changed into an analog signal by D/A converter 10, the output signal from this discontinuity processing circuit 9 has a higher harmonic broken by the wave filtration circuit 11, and it outputs it as a modulating signal.

[0004]

[Problem(s) to be Solved by the Invention] However, two storage (ROM) which memorizes the result of an operation of corrugating of two shift registers which memorize the input signal of an inphase component and an orthogonal component, inphase components, and each orthogonal component was needed, and the thing of this official report had the problem that circuitry will become large. Moreover, in order to generate the address data of a store (ROM) from the output from a shift register, and the output from a counter, there was a problem that address control was complicated.

[0005] Then, invention according to claim 1 to 3 offers the modulator which circuitry can be made small and can simplify address control. Moreover, invention according to claim 4 to 6 offers the modulation approach which circuitry can be made small and can simplify address control.

[0006]

[Means for Solving the Problem] 1st storage means by which invention according to claim 1 memorized the address data corresponding to the phase deviation pattern on a phase flat surface, The 2nd storage means which memorized the sinusoidal data for one period corresponding to the address data memorized for this 1st storage means, The address-data read-out means which reads the address data which judge a phase deviation pattern and correspond from input data and a signal point at present from the 1st storage means, The sinusoidal data readout means which reads the sinusoidal data which correspond based on the address data read by this read-out means from the 2nd storage means, A data output means to output the sinusoidal data read by this read-out means as data of two sequences of an inphase component and an orthogonal component, It is in the modulator equipped with a means to take the synchronization of the data of two sequences from this output means, and a modulating-signal output means to carry out quadrature modulation of the data of two sequences which took the synchronization with this means, and to output a

modulating signal.

[0007] 1st storage means by which invention according to claim 2 memorized the address data corresponding to the phase deviation pattern on a phase flat surface, The 2nd storage means which memorized the sinusoidal data for one period corresponding to the address data memorized for this 1st storage means, The address-data read-out means which reads the address data which judge a phase deviation pattern and correspond from input data and a signal point at present from the 1st storage means, The sinusoidal data readout means which reads the sinusoidal data which correspond based on the address data read by this read-out means from the 2nd storage means, The amplitude amendment means which carries out amplitude amendment of the sinusoidal data read by this read-out means based on the amplitude amendment data corresponding to a phase deviation pattern, A data output means to output the sinusoidal data amended with this amplitude amendment means as data of two sequences of an inphase component and an orthogonal component, It is in the modulator equipped with a means to take the synchronization of the data of two sequences from this output means, and a modulating-signal output means to carry out quadrature modulation of the data of two sequences which took the synchronization with this means, and to output a modulating signal.

[0008] 1st storage means by which invention according to claim 3 memorized the address data corresponding to the phase deviation pattern on a phase flat surface, The 2nd storage means which memorized the sinusoidal data for one period corresponding to the address data memorized for this 1st storage means, The address-data read-out means which judges a phase deviation pattern from the modulation technique specified as the input data, and a signal point at present, and reads corresponding address data from the 1st storage means, The sinusoidal data readout means which reads the sinusoidal data which correspond based on the address data read by this read-out means from the 2nd storage means, The amplitude amendment means which carries out amplitude amendment based on the amplitude amendment data corresponding to the modulation technique which specified the sinusoidal data read by this read-out means, and a phase deviation pattern, A data output means to output the sinusoidal data amended with this amplitude amendment means as data of two sequences of an inphase component and an orthogonal component, It is in the modulator equipped with a means to take the synchronization of the data of two sequences from this output means, and a modulating-signal output means to carry out quadrature modulation of the data of two sequences which took the synchronization with this means, and to output a modulating signal.



[0009] Invention according to claim 4 memorizes the sinusoidal data for one period for the 2nd storage means corresponding to the address data memorized for this 1st storage means while memorizing the address data corresponding to the phase deviation pattern on a phase flat surface for the 1st storage means. From input data and a signal point at present, judge a phase deviation pattern and the address data corresponding to this judged phase deviation pattern From the 1st storage means to read-out A synchronization is taken and it is in the modulation approach which carries out quadrature modulation and outputs a modulating signal further, after outputting read-out and this read sinusoidal data for the sinusoidal data corresponding to these read address data as data of two sequences of an inphase component and an orthogonal component from the 2nd storage means.

[0010] Invention according to claim 5 memorizes the sinusoidal data for one period for the 2nd storage means corresponding to the address data memorized for this 1st storage means while memorizing the address data corresponding to the phase deviation pattern on a phase flat surface for the 1st storage means. From input data and a signal point at present, judge a phase deviation pattern and the address data corresponding to this judged phase deviation pattern From the 1st storage means to read-out The sinusoidal data corresponding to these read address data From the 2nd storage means to read-out A synchronization is taken and it is in the modulation approach which carries out quadrature modulation and outputs a modulating signal further, after carrying out amplitude amendment of this read sinusoidal data based on the amplitude amendment data corresponding to a phase deviation pattern and outputting the sinusoidal data after this amendment as data of two sequences of an inphase component and an orthogonal component.

[0011] Invention according to claim 6 memorizes the sinusoidal data for one period for the 2nd storage means corresponding to the address data memorized for this 1st storage means while memorizing the address data corresponding to the phase deviation pattern on a phase flat surface for the 1st storage means. A phase deviation pattern is judged from the modulation technique specified as the input data, and a signal point at present. The address data corresponding to this judged phase deviation pattern From the 1st storage means to read-out The sinusoidal data corresponding to these read address data From the 2nd storage means to read-out Amplitude amendment is carried out based on the amplitude amendment data corresponding to the modulation technique which specified this read sinusoidal data, and a phase deviation pattern. A synchronization is taken and it is in the modulation approach which carries out quadrature

modulation and outputs a modulating signal further, after outputting the sinusoidal data after this amendment as data of two sequences of an inphase component and an orthogonal component.

[0012]

[Embodiment of the Invention] The gestalt of operation of this invention is explained with reference to a drawing.

The gestalt of this operation is a gestalt of the operation corresponding to claims 1 and 4. (Gestalt of the 1st operation) Address-generation ROM21 which is the 1st storage means which memorized the address data corresponding to the phase deviation pattern on a phase flat surface as shown in drawing 1 (read only memory), The sine wave ROM 22 which is the 2nd storage means which memorized the sinusoidal data for one period corresponding to the address data memorized to this address-generation ROM21 The data selector 23 as a data output means to output by turns the sinusoidal data read from this sine wave ROM 22 as data of two sequences of an inphase (I) component and a rectangular (Q) component, The control section 24 which controls these address-generations ROM21, a sine wave ROM 22, and a data selector 23 is formed.

[0013] Said control section 24 forms an address-data read-out means, searches for the following signal point from the input data inputted into said address-generation ROM21, and signal point information at present, determines the address of said sine wave ROM 22, and outputs the address data which control said address-generation ROM21 and correspond.

Moreover, said control section 24 forms a sinusoidal data readout means, and outputs sinusoidal data from said sine wave ROM 22 based on the address data from said address-generation ROM21.

[0014] The inphase (I) component from said data selector 23 is delayed by the delay section 25 which is a means to take the synchronization of 2 sequence data, the synchronization with a rectangular (Q) component is taken, and while supplying an inphase component to the 1st multiplier 26, the orthogonal component is supplied to the 2nd multiplier 27. Said 1st multiplier 26 carries out the multiplication of the subcarrier and inphase component from a carrier oscillator 28, said 2nd multiplier 27 carries out the multiplication of the thing and orthogonal component to which  $\pi / 2$  phase shifts of the subcarrier from said carrier oscillator 28 were carried out with  $\pi/2$  phase shifter 29, and adds the output from each of these multipliers 26 and 27 with an adder 30, and outputs a modulating signal. Said 1st and 2nd multiplier 26 and 27, the carrier oscillator 28,  $\pi/2$  phase shifter 29, and the adder 30 constitute the modulating-signal output means.

[0015] Drawing 2 showed the contents of the sinusoidal data memorized by said sine wave ROM 22, attached the address, respectively and has

memorized the data point for one period of a sine wave as a sine value. And the sine value which corresponds based on the address data of the inphase component from said address-generation ROM21 and an orthogonal component is outputted to said data selector 23. Here, although sinusoidal data were memorized having used spacing of a phase deviation angle as 1 time, the precision of phase deviation can be raised by, for example, raising the resolution of sinusoidal data, using spacing of a phase deviation angle as 0.5 degrees.

[0016] Next, when the case where the MSK modulated wave which is a constant envelopment modulated wave is outputted for example, is described, as shown in drawing 3, a MSK modulation has four signal points (A, B, C, D) on a phase flat surface, when input data is "0", it expresses a periphery as the 1/4 circumference to the left, and expresses it as the 1/4 circumference to the right at the time of "1."

[0017] Since a MSK modulated wave is outputted, as shown in drawing 4, to address-generation ROM21, the address value of the sine wave ROM 22 corresponding to all phase deviation patterns, i.e., eight patterns to which a signal point shifts with A→B, A→D, B→C, B→A, C→D, C→B, D→A, and D→C, is memorized beforehand. Here, the memorized address value divides phase deviation into six division into equal parts, and is the address value of the sine wave ROM 22 for outputting the inphase component in each point (1-6), and an orthogonal component.

[0018] For example, as shown in drawing 3, a signal point at present is in the location of A, and considering what the input data "0" inputted in this condition, a signal point shifts to B. The information on input data "0" and the signal point A at present shows that a phase deviation pattern is A→B, and the address value which corresponds from address-generation ROM21 carries out a sequential output at a sine wave ROM 22.

[0019] Namely, the address value for outputting the inphase component in a point 1 first "105", Next, the address value for outputting the inphase component in a point 2 to the address value "15" for outputting the orthogonal component in a point 1, and a degree "120", Next, the address value for outputting the inphase component in a point 3 to the address value "30" for outputting the orthogonal component in a point 2, and a degree "135", Next, the address value for outputting the inphase component in a point 4 to the address value "45" for outputting the orthogonal component in a point 3, and a degree "150", Next, the address value for outputting the inphase component in a point 5 to the address value "60" for outputting the orthogonal component in a point 4, and a degree "165", Next, the address value "90" for outputting the orthogonal component in a point 6 to the address value "180" for outputting the inphase component in a point

6 to the address value "75" for outputting the orthogonal component in a point 5 and a degree and a degree carries out a sequential output. Since both an inphase component and an orthogonal component are outputted by one sine wave ROM 22 at this time, beforehand, the address value for inphase components always shifts only "90" with the address value for orthogonal components, and is outputted.

[0020] In a sine wave ROM 22, as shown in drawing 6, based on the address data from address-generation ROM21, the sine value of an inphase component and the sine value of an orthogonal component are outputted to a data selector 23 one by one. That is, a sine value is outputted to a data selector 23 in order of 0.966→0.259→0.866....0.996→0→1.0.

[0021] A data selector 23 outputs the data from a sine wave ROM 22 by turns as an inphase component and an orthogonal component, supplies them to the 1st multiplier 26 through the delay section 25 about an inphase component, and supplies the 2nd multiplier 27 as it is about an orthogonal component. By this, the inphase component to which the 1st multiplier 26 is supplied, and the orthogonal component supplied to the 2nd multiplier 27 will synchronize. And a MSK modulated wave is obtained by carrying out multiplication to the subcarrier which intersects perpendicularly, respectively, and compounding this with an adder 30 with each multipliers 26 and 27.

[0022] If a flow chart shows the above processing, it comes to be shown in drawing 5. That is, if there is input data, a control section 24 stores in the memory in a control section 24 the following signal point information that judged the input data and stored the data in the memory in a control section 24, next searched for the signal point information on this time [ memory / in the control section 24 ] in S2, and the following signal point was first searched for for it by S4 in read-out and S3 S1. And a phase deviation pattern is judged from signal point information at present and the following signal point information, and the address data of the sine wave ROM 22 corresponding to a phase deviation pattern are made to output from address-generation ROM21 in S5. A sine wave ROM 22 outputs the sinusoidal data of the address which corresponds based on address data to a data selector 23 one by one.

[0023] Then, a data selector 23 outputs an inphase component and an orthogonal component by turns in S6. And an inphase component is delayed by S7 in the delay section 25, the synchronization with an orthogonal component is taken, an inphase component is modulated in S8 by the subcarrier which intersects perpendicularly with the 1st multiplier 26, and it becomes irregular in the subcarrier which intersects perpendicularly with the 2nd multiplier 27, and an orthogonal component compounds these

modulated waves with an adder 30 in S9, and outputs the MSK modulated wave which is a constant envelopment modulated wave.

[0024] Thus, by memorizing the address data corresponding to all the phase deviation patterns on a phase flat surface to address-generation ROM21, and memorizing the sinusoidal data for one period to a sine wave ROM 22, address control becomes easy, and two shift registers which memorize the input data of an inphase component like before and an orthogonal component can be made unnecessary, moreover, one storage can be shared by the inphase component and the orthogonal component, and circuitry can be made small.

[0025] In addition, with the gestalt of this operation, although the case where phase deviation is equally divided into six is described, it cannot necessarily limit to this, and 12 division into equal parts or subdividing still more finely can also raise the precision of phase deviation for phase deviation. (Gestalt of the 2nd operation) Only a part which gives the same sign to the part same in addition as the gestalt of operation mentioned above, and is different is explained. The gestalt of this operation describes the gestalt of the operation corresponding to claims 2 and 5. The modulator of the gestalt of this operation outputs a QPSK modulated wave as a modulated wave with the modulator made to generate the modulated wave which is not constant envelopment.

[0026] As shown in drawing 7, the amplitude amendment section 33 which amends the amplitude in the case of phase deviation is provided between the sine wave ROM 32 and the data selector 23. And while inputting input data into address-generation ROM31, it has inputted also into said amplitude amendment section 33. A control section 34 controls address-generation ROM31, a sine wave ROM 32, the amplitude amendment section 33, and a data selector 23.

[0027] A QPSK modulation is one of the multi-level modulation methods which has four signal points (A, B, C, D) on a phase flat surface, expresses "11", "10", "00", and "01" with four signal points, respectively, and can transmit 2-bit data for every symbol, as shown in drawing 8.

[0028] If data at present consider the time of the following data being "10" by "11", a signal point will shift to B from A. In said address-generation ROM31, the address value of the sine wave ROM 32 corresponding to all phase deviation patterns, i.e., 16 patterns to which a signal point shifts as A→B, B→A, B→C, C→B, and ..., is memorized beforehand. And address-generation ROM31 outputs the address data of the sine wave ROM 32 for outputting an inphase component and an orthogonal component from the information on input data "10" and the signal point A at present.

[0029] As well as the case of a MSK modulation since it outputs an inphase

component and an orthogonal component by one sine wave ROM 32, the address for inphase components shifts and outputs only the address for orthogonal components, and "90."

[0030] Drawing 9 expresses the address value of the sine wave ROM 32 corresponding to the phase deviation pattern from the signal point A stored in address-generation ROM31 to B, and an address value is outputted to a sine wave ROM 32 from address-generation ROM31 in order of 101→11→117→27....180→90. Unlike a MSK modulation at this time, since it is not a constant envelopment modulation, at equal intervals, a phase angle does not become.

[0031] Said sine wave ROM 32 outputs the sine value of an inphase component, and the sine value of an orthogonal component to the sequential amplitude amendment section 33 based on the address data from address-generation ROM31, as shown in drawing 10 . That is, a sine value is outputted to the amplitude amendment section 33 in order of 0.982→0.191→0.891....0.982→0→1.0.

[0032] While the phase has deviated, a QPSK modulation has the fixed amplitude, as shown in drawing 11 , in order for there to be nothing, is between phase deviation and needs to amend the amplitude. For this reason, as shown in drawing 12 , the amplitude amendment section 33 is beforehand stored in memory in quest of amplitude amendment data based on the input data, and outputs the data after amendment as carries out the multiplication of that taken-out amplitude amendment data and shows the amendment data which correspond from memory based on the sinusoidal data from a sine wave ROM 32 to drawing and sinusoidal data at drawing 13 to a data selector 23.

[0033] A data selector 23 outputs the data to input by turns as an inphase component and an orthogonal component. And after carrying out multiplication to the subcarrier which takes the synchronization of an inphase component and an orthogonal component in the delay section 25 to this output, and intersects perpendicularly with each multipliers 26 and 27, respectively, it compounds with an adder 30 and a QPSK modulated wave is obtained.

[0034] If a flow chart shows the above processing, it comes to be shown in drawing 14 . That is, if there is input data, a control section 34 stores in the memory in a control section 34 the following signal point information that judged the input data and stored the data in the memory in a control section 34, next searched for the signal point information on this time [ memory / in the control section 34 ] in S12, and the following signal point was first searched for for it by S14 in read-out and S13 S11. And a phase deviation pattern is judged from signal point information at present and the

following signal point information, and the address data of the sine wave ROM 32 corresponding to a phase deviation pattern are made to output from address-generation ROM31 in S15. A sine wave ROM 32 outputs the sinusoidal data of the address which corresponds based on address data to the sequential amplitude amendment section 33.

[0035] Then, in S16, the amplitude amendment section 33 carries out the multiplication of sinusoidal data and the amplitude amendment data for the amplitude amendment data corresponding to a phase deviation condition in drawing and S17, performs amplitude amendment, and supplies the result to a data selector 23.

[0036] A data selector 23 outputs an inphase component and an orthogonal component by turns in S18. And an inphase component is delayed by S19 in the delay section 25, the synchronization with an orthogonal component is taken, an inphase component is modulated in S20 by the subcarrier which intersects perpendicularly with the 1st multiplier 26, and it becomes irregular in the subcarrier which intersects perpendicularly with the 2nd multiplier 27, and in S21, an orthogonal component compounds these modulated waves with an adder 30, and outputs a QPSK modulated wave.

[0037] Thus, by memorizing the address data corresponding to all the phase deviation patterns on a phase flat surface to address-generation ROM31, and memorizing the sinusoidal data for one period to a sine wave ROM 32, address control becomes easy, and two shift registers which memorize the input data of an inphase component like before and an orthogonal component can be made unnecessary, moreover, one storage can be shared by the inphase component and the orthogonal component, and circuitry can be made small. Moreover, the modulated wave which is not constant envelopment can be generated by asking for the amplitude amendment data corresponding to all phase deviation patterns beforehand. (Gestalt of the 3rd operation) Only a part which gives the same sign to the part same in addition as the gestalt of operation mentioned above, and is different is explained. The gestalt of this operation describes the gestalt of the operation corresponding to claims 3 and 6. The modulator of the gestalt of this operation is a modulator made to generate a constant envelopment modulated wave and the modulated wave which is not constant envelopment by the modulation technique specified from two or more modulation techniques.

[0038] As shown in drawing 15 , the input data and the assignment signal of a modulation technique are supplied to address-generation ROM41 and the amplitude amendment section 43, respectively. Said address-generation ROM41 memorizes the address data of the sine wave ROM 42 corresponding to each phase deviation of two or more modulation

techniques, and said amplitude amendment section 43 has the fixed amplitude, and it stores the amplitude amendment data which amend the amplitude of the modulation technique which is not. A control section 44 controls address-generation ROM41, a sine wave ROM 42, the amplitude amendment section 43, and a data selector 23.

[0039] Drawing 16 expresses the situation of the phase deviation from a certain signal point to another signal point as signal point arrangement of a CPFSK modulation, drawing 17 expresses the situation of the phase deviation from a certain signal point to another signal point as signal point arrangement of a 16QAM modulation, and drawing 18 expresses the situation of the phase deviation from a certain signal point to another signal point as signal point arrangement of a 4 value ASK modulation.

[0040] As shown in drawing 16, a CPFSK modulation has one signal point A on a phase flat surface, when input data is "0", it expresses a periphery as the 1 circumference to the left, and expresses a periphery as the 1 circumference to the right at the time of "1." For example, if input data is "0", a phase will change from the signal point A in the counterclockwise direction, and will return to the signal point A again.

[0041] The signal point has memorized the address data of the sine wave ROM 42 corresponding to two phase deviation patterns, counterclockwise A→A and clockwise A→A, in said address-generation ROM41 beforehand, and the address data of the sine wave ROM 42 for outputting an inphase component and an orthogonal component are outputted to it from the information on the signal point A at present by assignment of input data "0" and a modulation technique "CPFSK." Moreover, since an inphase component and an orthogonal component are outputted by one sine wave ROM 42, the address for inphase components has shifted only the address for orthogonal components, and "90."

[0042] A 16QAM modulation is one of the multi-level modulation methods which has 16 signal points on a phase flat surface, and can transmit 4-bit data for every symbol, as shown in drawing 17. Like other modulation techniques, the address value of the sine wave ROM 42 corresponding to all phase deviation patterns is stored in address-generation ROM41, and the address data of the sine wave ROM 42 for outputting an inphase component and an orthogonal component from the information on input data, a modulation technique, and a signal point further at present are outputted. Moreover, since an inphase component and an orthogonal component are outputted by one sine wave ROM 42, the address for inphase components has shifted only the address for orthogonal components, and "90."

[0043] A 4 value ASK modulation is one of the multi-level modulation methods which has four signal points only in the direction of an inphase



component on a phase flat surface, and can transmit 2-bit data for every symbol, as shown in drawing 18 . The address data of the sine wave ROM 42 for outputting an inphase component and an orthogonal component are outputted like [ this modulation technique ] other modulation techniques from the information on input data, a modulation technique, and a signal point further at present. Since it has a signal point only in the direction of an inphase component on a phase flat surface at this time, the output for "90" and orthogonal components in the output for inphase components is always set to "0."

[0044] Drawing 19 is the contents of address-generation ROM41. All the phase deviation patterns of a MSK modulation (eight patterns), All the phase deviation patterns (16 patterns) of a QPSK modulation, all the phase deviation patterns (two patterns) of a CPFSK modulation, The address value of the sine wave ROM 42 corresponding to all the phase deviation patterns (256 patterns) of a 16QAM modulation and all the phase deviation patterns (16 patterns) of a 4 value ASK modulation is stored. From the information on the modulation technique specified as the input data, and a signal point at present, the address data of the sine wave ROM 42 for outputting an inphase component and an orthogonal component are outputted.

[0045] Drawing 20 is the memory which stored the amplitude amendment data of all phase deviation patterns to two or more modulation techniques, and the amplitude amendment section 43 reads and carries out the multiplication of the amplitude amendment data which correspond from this memory to the sinusoidal data outputted from a sine wave ROM 42, and outputs the data after amendment to a data selector 23. In addition, about constant envelopment modulation techniques, such as a MSK modulation and a CPFSK modulation, amplitude amendment is not performed, using amplitude amendment data as "1", but the amplitude is kept constant.

[0046] If a flow chart shows the processing in the gestalt of this operation, it comes to be shown in drawing 21 . That is, if there is assignment of a modulation technique in S31, this specified modulation technique will be judged. And if there is input data, a control section 44 stores in the memory in a control section 44 the following signal point information that judged the input data and stored the data in the memory in a control section 44, next searched for the signal point information on this time [ memory / in the control section 44 ] in S33, and the following signal point was searched for for it by S35 in read-out and S34 S32.

[0047] And a phase deviation pattern is judged from signal point information at present and the following signal point information, and the address data of the sine wave ROM 42 corresponding to a phase deviation pattern are made to output from address-generation ROM41 in S36. A sine wave ROM 42

outputs the sinusoidal data of the address which corresponds based on address data to the sequential amplitude amendment section 43.

[0048] Then, in S37, the amplitude amendment section 43 carries out the multiplication of the amplitude amendment data which took out the amplitude amendment data corresponding to a phase deviation condition from memory to sinusoidal data in drawing and S38 to the specified modulation technique, performs amplitude amendment, and supplies the result to a data selector 23.

[0049] A data selector 23 outputs an inphase component and an orthogonal component by turns in S39. And an inphase component is delayed by S40 in the delay section 25, the synchronization with an orthogonal component is taken, an inphase component is modulated in S41 by the subcarrier which intersects perpendicularly with the 1st multiplier 26, and it becomes irregular in the subcarrier which intersects perpendicularly with the 2nd multiplier 27, and in S42, an orthogonal component compounds these modulated waves with an adder 30, and outputs a QPSK modulated wave.

[0050] By thus, the thing for which the address data corresponding to all the phase deviation patterns on the phase flat surface of various kinds of modulation techniques are memorized to address-generation ROM41, and the sinusoidal data for one period of various kinds of modulation techniques are memorized to a sine wave ROM 42 The address control in various modulation techniques becomes easy, and two shift registers which memorize the input data of an inphase component like before and an orthogonal component can be made unnecessary, moreover, one storage can be shared by the inphase component and the orthogonal component, and circuitry can be made small. Moreover, the modulated wave of hope can be obtained out of two or more modulation techniques in a single circuit by asking for two or more address data and amplitude amendment data corresponding to all phase deviation patterns of a modulation technique beforehand.

[0051] In addition, with the gestalt of operation mentioned above, as a modulation technique which applied this invention, although each modulation technique of a MSK modulation, a QPSK modulation, a CPFSK modulation, a 16QAM modulation, and a 4 value ASK modulation is described, it does not necessarily limit to this, and modulation techniques, such as 8PSK modulation,  $\pi/4$  shift QPSK modulation, and a BPSK modulation, can be applied similarly. And as equipment, in the case of the modulation technique of a constant envelopment modulation, it becomes unnecessary [ the amplitude amendment section ], and, in the case of the modulation technique which is not a constant envelopment modulation, is needed in the amplitude amendment section.

[0052]

[Effect of the Invention] According to invention according to claim 1 to 3, the modulator which circuitry can be made small and can simplify address control can be offered. Moreover, according to invention according to claim 2, the modulator which can generate further the modulated wave which is not constant envelopment by asking for the amplitude amendment data corresponding to all phase deviation patterns beforehand can be offered. Moreover, according to invention according to claim 3, the modulator which can obtain the modulated wave of hope out of two or more modulation techniques in a single circuit by asking for further two or more address data and amplitude amendment data corresponding to all phase deviation patterns of a modulation technique beforehand can be offered.

[0053] Moreover, according to invention according to claim 4 to 6, the modulation approach which circuitry can be made small and can simplify address control can be offered. Moreover, according to invention according to claim 5, the modulation approach that the modulated wave which is not constant envelopment can be further generated by asking for the amplitude amendment data corresponding to all phase deviation patterns beforehand can be offered. Moreover, according to invention according to claim 6, the modulation approach that the modulated wave of hope can be obtained out of two or more modulation techniques in a single circuit by asking for further two or more address data and amplitude amendment data corresponding to all phase deviation patterns of a modulation technique beforehand can be offered.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIP I are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

**[Brief Description of the Drawings]**

**[Drawing 1]** The block diagram showing the gestalt of operation of the 1st of this invention.

**[Drawing 2]** Drawing showing the contents of data memorized to the sine wave ROM in the gestalt of this operation.

**[Drawing 3]** Drawing for explaining the description of the MSK modulation in the gestalt of this operation.

**[Drawing 4]** Drawing showing the contents of data of address-generation ROM in the gestalt of this operation.

**[Drawing 5]** The flow chart showing output processing of the modulated wave in the gestalt of this operation.

**[Drawing 6]** Drawing showing the example of sinusoidal data outputted from the sine wave ROM in the gestalt of this operation.

**[Drawing 7]** The block diagram showing the gestalt of operation of the 2nd of this invention.

**[Drawing 8]** Drawing for explaining the description of the QPSK modulation in the gestalt of this operation.

**[Drawing 9]** Drawing showing the contents of data of address-generation ROM in the gestalt of this operation.

**[Drawing 10]** Drawing showing the example of sinusoidal data outputted from the sine wave ROM in the gestalt of this operation.

**[Drawing 11]** Drawing for explaining the description of the phase deviation of the QPSK modulation in the gestalt of this operation.

**[Drawing 12]** Drawing showing the memory content which stored the amplitude amendment data in the gestalt of this operation.

**[Drawing 13]** Drawing showing the example of sinusoidal data after the amendment in the gestalt of this operation.

**[Drawing 14]** The flow chart showing output processing of the modulated wave in the gestalt of this operation.

[Drawing 15] The block diagram showing the gestalt of operation of the 3rd of this invention.

[Drawing 16] Drawing for explaining the description of the CPFSK modulation in the gestalt of this operation.

[Drawing 17] Drawing for explaining the description of the 16QAM modulation in the gestalt of this operation.

[Drawing 18] Drawing for explaining the description of the 4 value ASK modulation in the gestalt of this operation.

[Drawing 19] Drawing showing the contents of data of address-generation ROM in the gestalt of this operation.

[Drawing 20] Drawing showing the memory content which stored the amplitude amendment data in the gestalt of this operation.

[Drawing 21] The flow chart showing output processing of the modulated wave in the gestalt of this operation.

[Drawing 22] The block diagram showing the conventional example.

[Description of Notations]

21 — Address-generation ROM (1st storage means)

22 — Sine wave ROM (2nd storage means)

23 — Data selector (data output means)

24 — Control section

25 — Delay section

26 27 — Multiplier

30 — Adder

---

[Translation done.]

\* NOTICES \*

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## DRAWINGS

[Drawing 2]

22

アドレス	0	1	2	3	179
正弦値	0	0.017	0.035	0.052	0.017

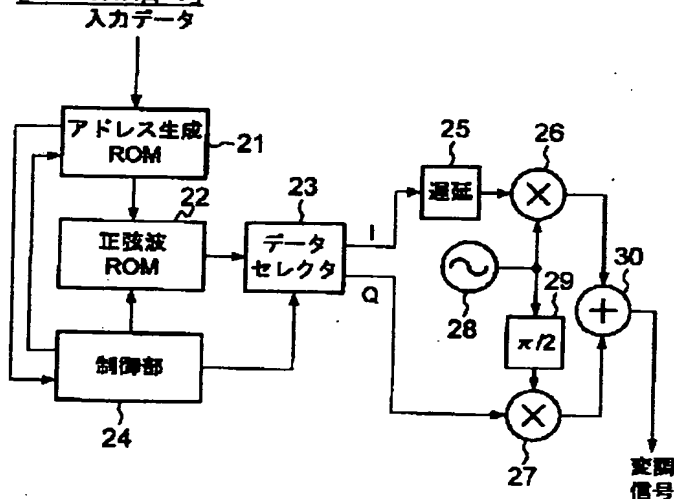
  

180	181	357	358	359
0	-0.017	-0.052	-0.035	-0.017

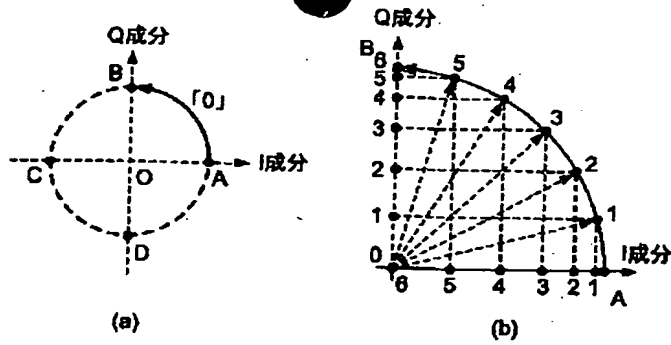
[Drawing 6]

アドレス	105	15	120	30	135	45	150	60	165	75	180	90
I成分	0.966	-	0.866	-	0.707	-	0.5	-	0.259	-	0	-
Q成分	-	0.259	-	0.5	-	0.707	-	0.866	-	0.966	-	1.0

[Drawing 1]



[Drawing 3]

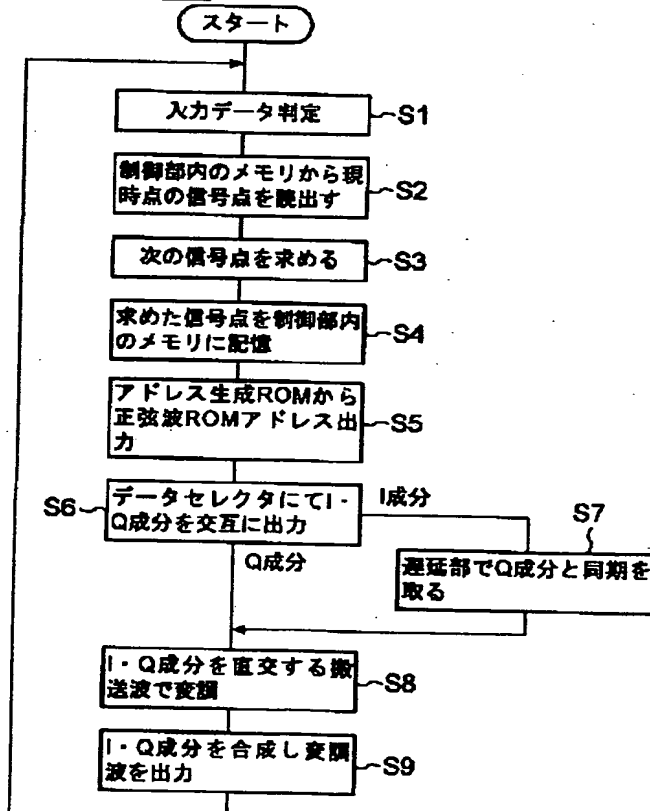


[Drawing 4]

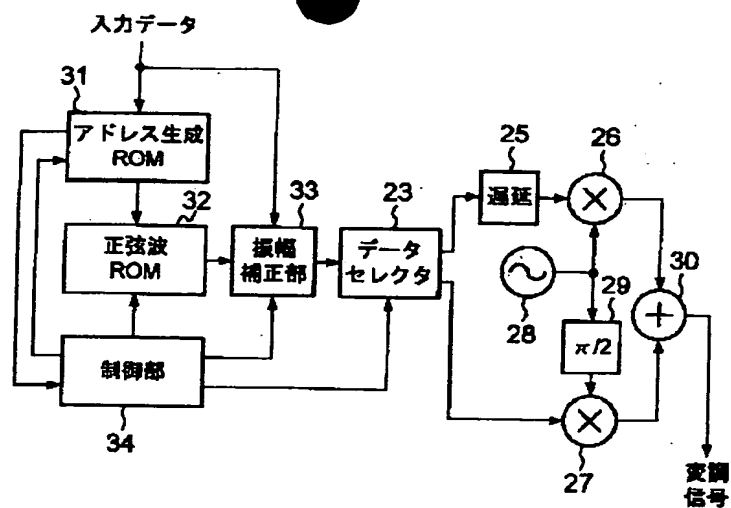
21

位相偏移	1		2		3		4		5		6	
	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分
A → B	105	15	120	30	135	45	150	60	165	75	180	90
A → D	75	345	60	330	45	315	30	300	15	285	0	270
B → C	195	105	210	120	225	135	240	150	255	165	270	180
B → A	185	75	150	60	135	45	120	30	105	15	90	0
C → D	285	195	300	210	315	225	330	240	345	255	360	270
C → B	255	165	240	150	225	135	210	120	195	105	180	90
D → A	15	285	30	300	45	315	60	330	75	345	90	0
D → C	345	255	330	240	315	225	300	210	285	195	270	180

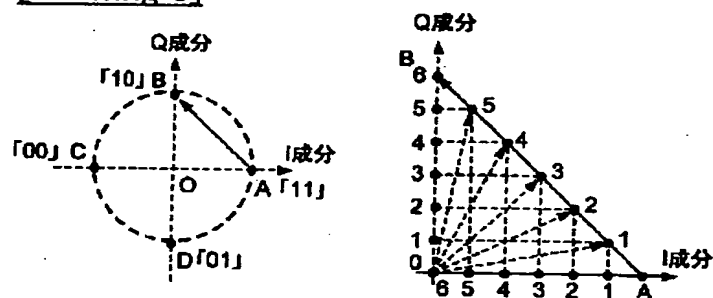
[Drawing 5]



[Drawing 7]



[Drawing 8]



[Drawing 10]

アドレス	101	11	117	27	135	45	153	63	169	79	180	90
I成分	0.982	—	0.891	—	0.707	—	0.454	—	0.191	—	0	—
Q成分	—	0.191	—	0.454	—	0.707	—	0.891	—	0.982	—	1.0

[Drawing 13]

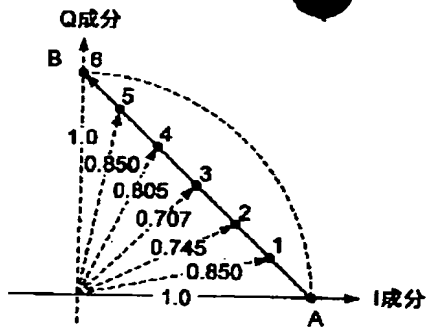
補正データ	0.850	0.745	0.707	0.745	0.850	1.0				
U成分	0.982	—	0.891	—	0.454	—	0.191	—	0	—
Q成分	—	0.191	—	0.454	—	0.707	—	0.891	—	0.982
補正後 (U)	0.835	—	0.664	—	0.500	—	0.338	—	0	—
補正後 (Q)	—	0.162	—	0.338	—	0.500	—	0.664	—	0.835

[Drawing 9]

[illegible]

[Drawing 11]

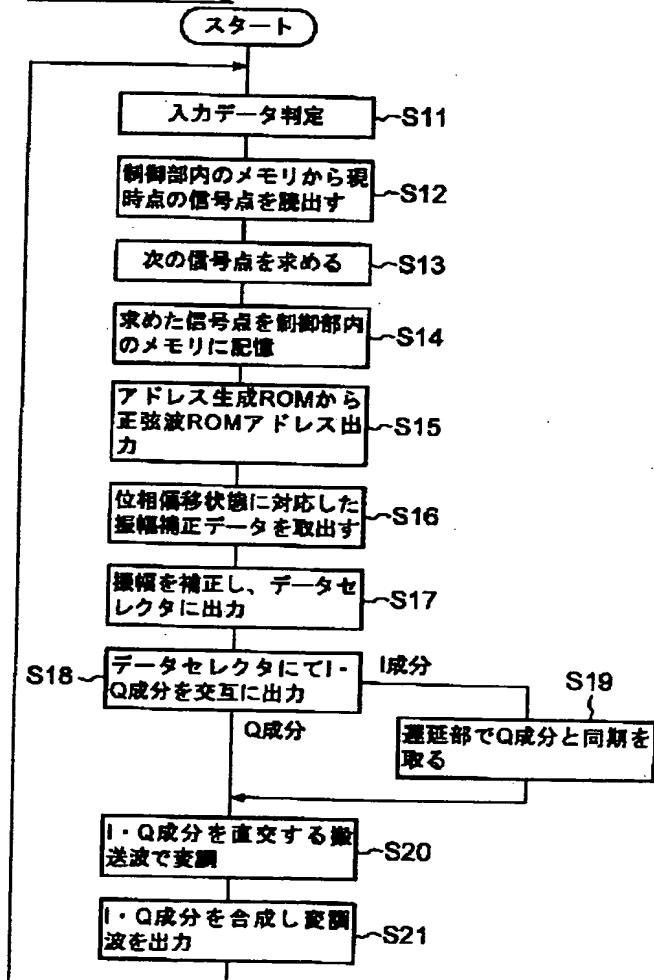




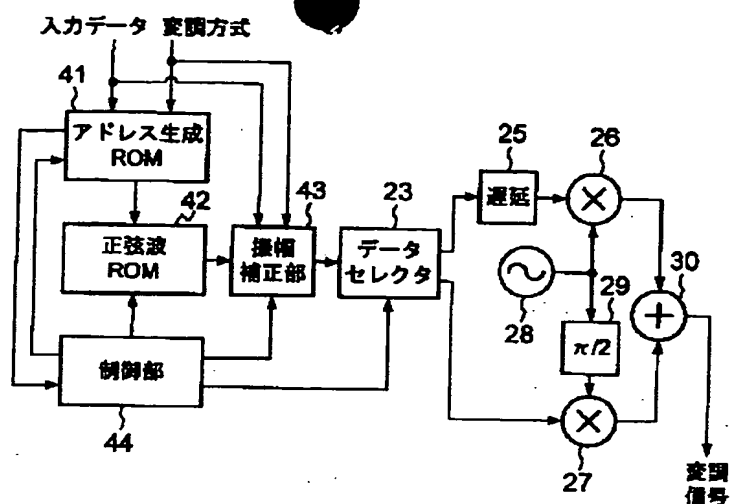
[Drawing 12]

位相補正	1	2	3	4	5	6
A→B 補正データ	0.850	0.745	0.707	0.745	0.850	1.0
A→D 補正データ						
B→C 補正データ						

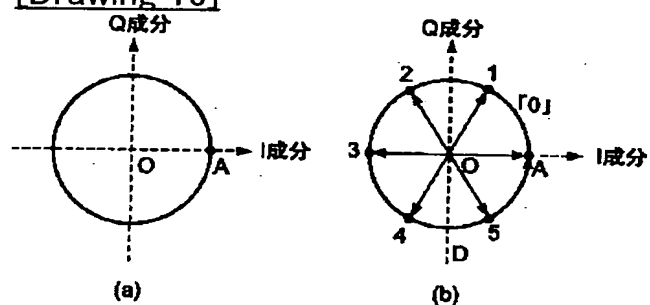
[Drawing 14]



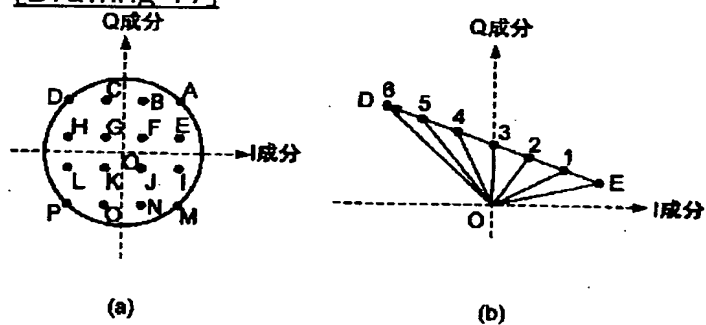
[Drawing 15]



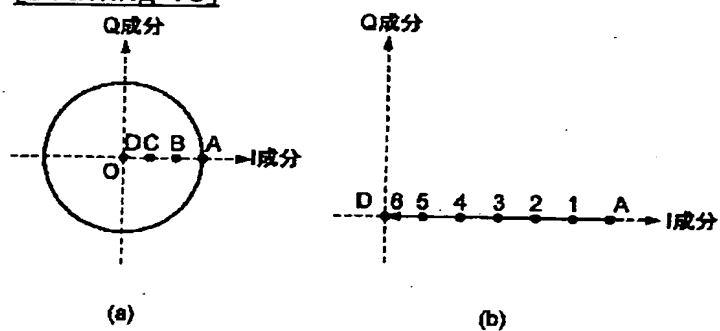
[Drawing 16]



[Drawing 17]



[Drawing 18]



[Drawing 19]

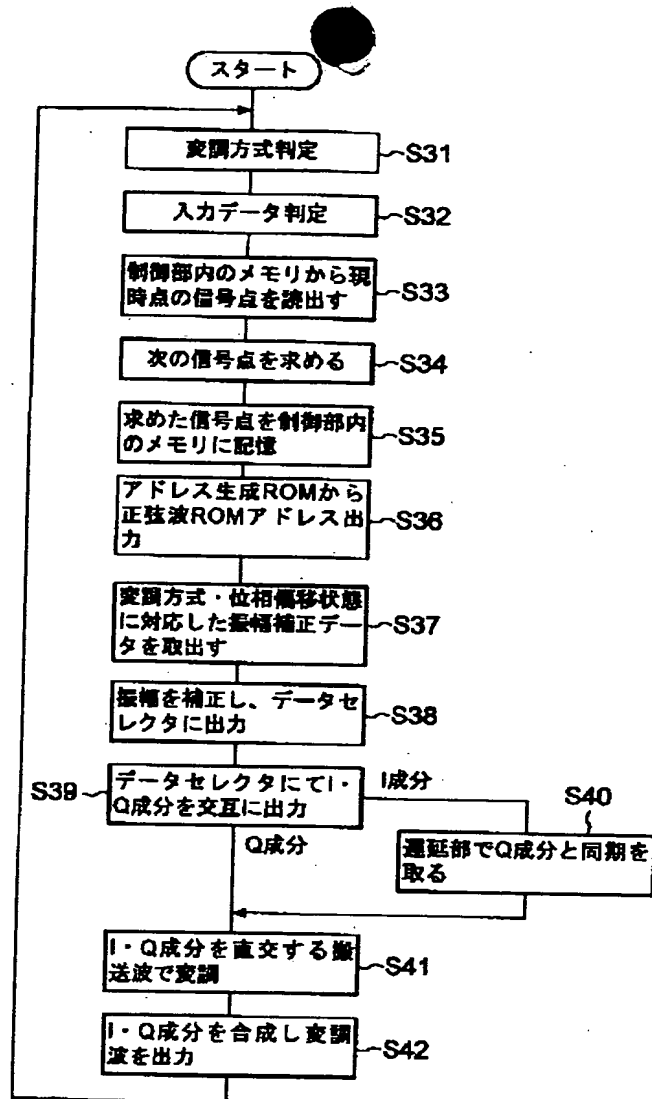
41

位相偏移	1 →		2 →		3 →		4 →		5 →		6	
	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分
MSK変調 A → B	105	15	120	30	135	45	160	60	165	75	180	90
MSK変調 B → A												
QPSK変調 A → B	101	11	117	27	135	45	153	63	169	79	180	90
QPSK変調 B → A												
CPFSK変調 A → A(左)	150	60	210	120	270	180	330	240	30	300	90	0
CPFSK変調 A → A 右												
16QAM変調 E → D	150	60	210	120	270	180	330	240	30	300	90	0
16QAM変調 D → E												
4値ASK変調 A → D	90	0	90	0	90	0	90	0	90	0	90	0
4値ASK変調 D → A												

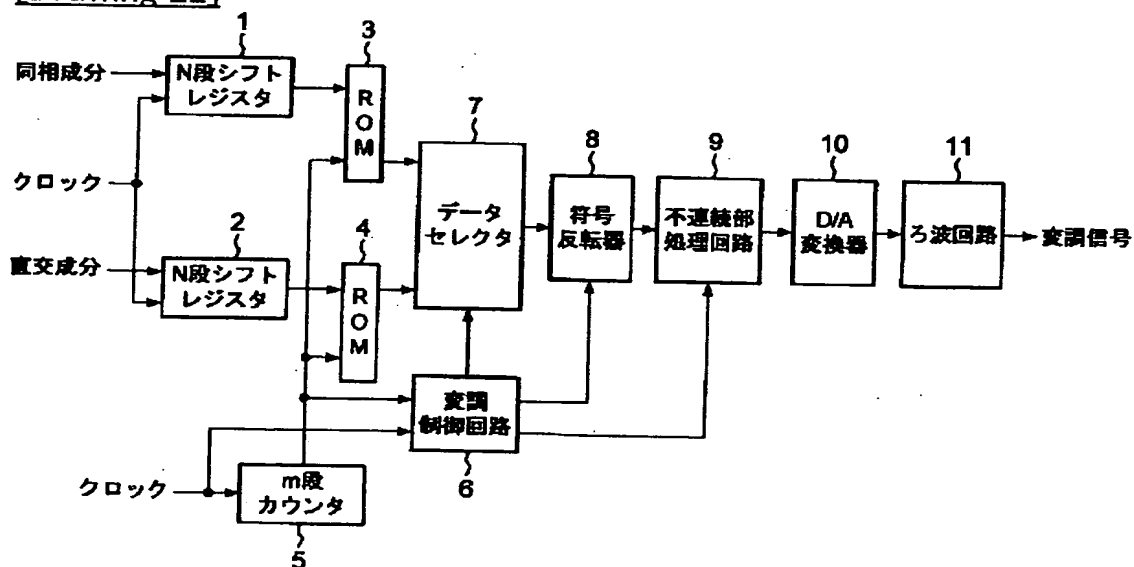
[Drawing 20]

位相偏移	1	2	3	4	5	6
MSK変調 (A→B) 補正データ	1.0	1.0	1.0	1.0	1.0	1.0
MSK変調 (B→A) 補正データ						
QPSK変調 (A→B) 補正データ	0.850	0.745	0.707	0.745	0.850	1.0
QPSK変調 (B→A) 補正データ						
CPFSK変調 (A→A右) 補正データ	1.0	1.0	1.0	1.0	1.0	1.0
CPFSK変調 (A→A左) 補正データ						
16QAM変調 (E→D) 補正データ	0.567	0.458	0.471	0.598	0.786	1.0
16QAM変調 (D→E) 補正データ						
4値ASK変調 (A→D) 補正データ	0.833	0.667	0.50	0.333	0.167	1.0
4値ASK変調 (D→A) 補正データ						

[Drawing 21]



[Drawing 22]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-196690

(P2000-196690A)

(43) 公開日 平成12年7月14日 (2000.7.14)

(51) Int. Cl.

H 0 4 L 27/20  
27/36  
27/12

識別記号

F I

H 0 4 L 27/20  
27/12  
27/00

テ-マ-ト\* (参考)

A 5 K 0 0 4  
B  
F

審査請求 未請求 請求項の数 6 O L (全 12 頁)

(21) 出願番号 特願平10-367580

(22) 出願日 平成10年12月24日 (1998. 12. 24)

(71) 出願人 000003562

東芝テック株式会社

東京都千代田区神田錦町1丁目1番地

(72) 発明者 杉山 智則

静岡県三島市南町6番78号 株式会社テック技術研究所内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

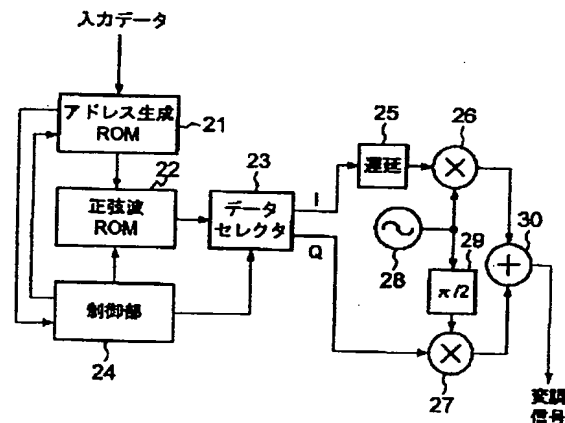
Fターム(参考) 5K004 AA05 FA05 FE10 FF02

(54) 【発明の名称】 変調装置及び変調方法

(57) 【要約】

【課題】回路構成を小さくし、また、アドレス制御を簡単にする。

【解決手段】位相平面上の位相偏移パターンに対応したアドレスデータを記憶したアドレス生成ROM 21と、アドレスデータに対応して1周期分の正弦波データを記憶した正弦波ROM 22と、入力データと現時点の信号点から位相偏移パターンを判断してアドレス生成ROMからアドレスデータを読み出し、かつ、この読み出したアドレスデータにより正弦波ROMから正弦波データを読み出す制御部 24と、読み出された正弦波データを同相成分と直交成分に分けて出力するデータセレクタ 23と、このデータセレクタからの同相成分を遅延して直交成分との同期を取る遅延部 25と、この遅延部からの同相成分に搬送波を乗算する乗算器 26と、遅延部からの直交成分に $\pi/2$ 移相した搬送波を乗算する乗算器 27と、この各乗算器出力を合成して変調信号を出力する加算器 30を備えている。



## 【特許請求の範囲】

【請求項 1】 位相平面上の位相偏移パターンに対応したアドレスデータを記憶した第 1 の記憶手段と、この第 1 の記憶手段に記憶したアドレスデータに対応して 1 周期分の正弦波データを記憶した第 2 の記憶手段と、入力データと現時点の信号点から位相偏移パターンを判断し、対応するアドレスデータを前記第 1 の記憶手段から読出すアドレスデータ読出し手段と、この読出し手段により読出されたアドレスデータに基づいて対応する正弦波データを前記第 2 の記憶手段から読出す正弦波データ読出し手段と、この読出し手段により読出された正弦波データを同相成分と直交成分の 2 系列のデータとして出力するデータ出力手段と、この出力手段からの 2 系列のデータの同期を取る手段と、この手段にて同期を取った 2 系列のデータを直交変調して変調信号を出力する変調信号出力手段とを備えたことを特徴とする変調装置。

【請求項 2】 位相平面上の位相偏移パターンに対応したアドレスデータを記憶した第 1 の記憶手段と、この第 1 の記憶手段に記憶したアドレスデータに対応して 1 周期分の正弦波データを記憶した第 2 の記憶手段と、入力データと現時点の信号点から位相偏移パターンを判断し、対応するアドレスデータを前記第 1 の記憶手段から読出すアドレスデータ読出し手段と、この読出し手段により読出されたアドレスデータに基づいて対応する正弦波データを前記第 2 の記憶手段から読出す正弦波データ読出し手段と、この読出し手段により読出された正弦波データを位相偏移パターンに対応した振幅補正データに基づいて振幅補正する振幅補正手段と、この振幅補正手段により補正した正弦波データを同相成分と直交成分の 2 系列のデータとして出力するデータ出力手段と、この出力手段からの 2 系列のデータの同期を取る手段と、この手段にて同期を取った 2 系列のデータを直交変調して変調信号を出力する変調信号出力手段とを備えたことを特徴とする変調装置。

【請求項 3】 位相平面上の位相偏移パターンに対応したアドレスデータを記憶した第 1 の記憶手段と、この第 1 の記憶手段に記憶したアドレスデータに対応して 1 周期分の正弦波データを記憶した第 2 の記憶手段と、入力データと指定した変調方式と現時点の信号点から位相偏移パターンを判断し、対応するアドレスデータを前記第 1 の記憶手段から読出すアドレスデータ読出し手段と、この読出し手段により読出されたアドレスデータに基づいて対応する正弦波データを前記第 2 の記憶手段から読出す正弦波データ読出し手段と、この読出し手段により読出された正弦波データを指定した変調方式と位相偏移パターンに対応した振幅補正データに基づいて振幅補正する振幅補正手段と、この振幅補正手段により補正した正弦波データを同相成分と直交成分の 2 系列のデータとして出力するデータ出力手段と、この出力手段からの 2 系列のデータの同期を取る手段と、この手段にて同期を

取った 2 系列のデータを直交変調して変調信号を出力する変調信号出力手段とを備えたことを特徴とする変調装置。

【請求項 4】 位相平面上の位相偏移パターンに対応したアドレスデータを第 1 の記憶手段に記憶するとともにこの第 1 の記憶手段に記憶したアドレスデータに対応して第 2 の記憶手段に 1 周期分の正弦波データを記憶し、入力データと現時点の信号点から位相偏移パターンを判断し、この判断した位相偏移パターンに対応するアドレスデータを前記第 1 の記憶手段から読出し、この読出したアドレスデータに対応する正弦波データを前記第 2 の記憶手段から読出し、この読出した正弦波データを同相成分と直交成分の 2 系列のデータとして出力した後、同期を取り、さらに、直交変調して変調信号を出力することを特徴とする変調方法。

【請求項 5】 位相平面上の位相偏移パターンに対応したアドレスデータを第 1 の記憶手段に記憶するとともにこの第 1 の記憶手段に記憶したアドレスデータに対応して第 2 の記憶手段に 1 周期分の正弦波データを記憶し、入力データと現時点の信号点から位相偏移パターンを判断し、この判断した位相偏移パターンに対応するアドレスデータを前記第 1 の記憶手段から読出し、この読出したアドレスデータに対応する正弦波データを前記第 2 の記憶手段から読出し、この読出した正弦波データを位相偏移パターンに対応した振幅補正データに基づいて振幅補正し、この補正後の正弦波データを同相成分と直交成分の 2 系列のデータとして出力した後、同期を取り、さらに、直交変調して変調信号を出力することを特徴とする変調方法。

【請求項 6】 位相平面上の位相偏移パターンに対応したアドレスデータを第 1 の記憶手段に記憶するとともにこの第 1 の記憶手段に記憶したアドレスデータに対応して第 2 の記憶手段に 1 周期分の正弦波データを記憶し、入力データと指定した変調方式と現時点の信号点から位相偏移パターンを判断し、この判断した位相偏移パターンに対応するアドレスデータを前記第 1 の記憶手段から読出し、この読出したアドレスデータに対応する正弦波データを前記第 2 の記憶手段から読出し、この読出した正弦波データを指定した変調方式と位相偏移パターンに対応した振幅補正データに基づいて振幅補正し、この補正後の正弦波データを同相成分と直交成分の 2 系列のデータとして出力した後、同期を取り、さらに、直交変調して変調信号を出力することを特徴とする変調方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、データ通信システムに使用する変調装置及び変調方法に関する。

【0002】

【従来の技術】例えば、特開平 6-90258 号公報に記載された変調装置は、図 22 に示す様に、同相成分及

び直交成分の入力信号を順次記憶する2つのN段シフトレジスタ1、2と、同相成分、直交成分それぞれの波形成形の演算結果を記憶した2つの記憶装置(ROM)3、4を備え、シフトレジスタ1、2からの出力とクロック信号をカウントするm段カウンタ5からの出力をアドレスデータとして記憶装置(ROM)3、4にアクセスし、同相成分、直交成分のそれぞれの波形整形の演算結果の信号を出力し、セクタ制御回路及び符号反転制御回路を兼ねる変調制御回路6により、クロック信号及びカウンタ5の出力信号を用いて記憶装置(ROM)3、4からの出力信号を2サンプリング周期毎に交互に選択し、4サンプリング周期毎に符号反転を行う手順を1シンボル毎に1サンプリング周期ずつ進ませる動作を実現するようにセクタ信号でデータセクタ7を制御すると共に符号反転制御信号で符号反転器8を制御するようにしている。また、変調制御回路6は、データセクタ7及び符号反転器8の動作手順を1シンボル毎に1サンプリング周期ずつ進ませることによって生じる不連続部を検出する不連続部制御信号を不連続部処理回路9に出力している。

【0003】そして、データセクタ7は、変調制御回路6からのセクタ信号に従って記憶装置(ROM)3、4から出力される信号のいずれかを選択するか、あるいはサンプリング周期のデータを保持し符号反転器8に出力し、この符号反転器8は、変調制御回路6からの符号反転制御信号に従ってデータセクタ7からの出力信号を通過もしくは符号反転処理を行って不連続部処理回路9に出力している。この不連続部処理回路9は、変調制御回路6からの不連続部制御信号に従って符号反転器8からの出力に対してサンプリング周期のデータを保持する等の処理を行って出力し、この不連続部処理回路9からの出力信号はD/A変換器10によってアナログ信号に変換された後、ろ波回路11により高調波をしゃ断され、変調信号として出力するようになっている。

【0004】

【発明が解決しようとする課題】しかしながら、この公報のものは、同相成分及び直交成分の入力信号を記憶する2つのシフトレジスタと同相成分、直交成分それぞれの波形成形の演算結果を記憶する2つの記憶装置(ROM)が必要となり、回路構成が大きくなってしまいう問題があった。また、シフトレジスタからの出力とカウンタからの出力とから記憶装置(ROM)のアドレスデータを生成するため、アドレス制御が複雑化するという問題があった。

【0005】そこで請求項1乃至3記載の発明は、回路構成を小さくでき、また、アドレス制御を簡単化できる変調装置を提供する。また、請求項4乃至6記載の発明は、回路構成を小さくでき、また、アドレス制御を簡単化できる変調方法を提供する。

【0006】

【課題を解決するための手段】請求項1記載の発明は、位相平面上の位相偏移パターンに対応したアドレスデータを記憶した第1の記憶手段と、この第1の記憶手段に記憶したアドレスデータに対応して1周期分の正弦波データを記憶した第2の記憶手段と、入力データと現時点の信号点から位相偏移パターンを判断し、対応するアドレスデータを第1の記憶手段から読出すアドレスデータ読出し手段と、この読出し手段により読出されたアドレスデータに基づいて対応する正弦波データを第2の記憶手段から読出す正弦波データ読出し手段と、この読出し手段により読出された正弦波データを同相成分と直交成分の2系列のデータとして出力するデータ出力手段と、この出力手段からの2系列のデータの同期を取る手段と、この手段にて同期を取った2系列のデータを直交変調して変調信号を出力する変調信号出力手段とを備えた変調装置にある。

【0007】請求項2記載の発明は、位相平面上の位相偏移パターンに対応したアドレスデータを記憶した第1の記憶手段と、この第1の記憶手段に記憶したアドレスデータに対応して1周期分の正弦波データを記憶した第2の記憶手段と、入力データと現時点の信号点から位相偏移パターンを判断し、対応するアドレスデータを第1の記憶手段から読出すアドレスデータ読出し手段と、この読出し手段により読出されたアドレスデータに基づいて対応する正弦波データを第2の記憶手段から読出す正弦波データ読出し手段と、この読出し手段により読出された正弦波データを位相偏移パターンに対応した振幅補正データに基づいて振幅補正する振幅補正手段と、この振幅補正手段により補正した正弦波データを同相成分と直交成分の2系列のデータとして出力するデータ出力手段と、この出力手段からの2系列のデータの同期を取る手段と、この手段にて同期を取った2系列のデータを直交変調して変調信号を出力する変調信号出力手段とを備えた変調装置にある。

【0008】請求項3記載の発明は、位相平面上の位相偏移パターンに対応したアドレスデータを記憶した第1の記憶手段と、この第1の記憶手段に記憶したアドレスデータに対応して1周期分の正弦波データを記憶した第2の記憶手段と、入力データと指定した変調方式と現時点の信号点から位相偏移パターンを判断し、対応するアドレスデータを第1の記憶手段から読出すアドレスデータ読出し手段と、この読出し手段により読出されたアドレスデータに基づいて対応する正弦波データを第2の記憶手段から読出す正弦波データ読出し手段と、この読出し手段により読出された正弦波データを指定した変調方式と位相偏移パターンに対応した振幅補正データに基づいて振幅補正する振幅補正手段と、この振幅補正手段により補正した正弦波データを同相成分と直交成分の2系列のデータとして出力するデータ出力手段と、この出力手段からの2系列のデータの同期を取る手段と、この手

段にて同期を取った 2 系列のデータを直交変調して変調信号を出力する変調信号出力手段とを備えた変調装置にある。

【0009】請求項 4 記載の発明は、位相平面上の位相偏移パターンに対応したアドレスデータを第 1 の記憶手段に記憶するとともにこの第 1 の記憶手段に記憶したアドレスデータに対応して第 2 の記憶手段に 1 周期分の正弦波データを記憶し、入力データと現時点の信号点から位相偏移パターンを判断し、この判断した位相偏移パターンに対応するアドレスデータを第 1 の記憶手段から読出し、この読出したアドレスデータに対応する正弦波データを第 2 の記憶手段から読出し、この読出した正弦波データを同相成分と直交成分の 2 系列のデータとして出力した後、同期を取り、さらに、直交変調して変調信号を出力する変調方法にある。

【0010】請求項 5 記載の発明は、位相平面上の位相偏移パターンに対応したアドレスデータを第 1 の記憶手段に記憶するとともにこの第 1 の記憶手段に記憶したアドレスデータに対応して第 2 の記憶手段に 1 周期分の正弦波データを記憶し、入力データと現時点の信号点から位相偏移パターンを判断し、この判断した位相偏移パターンに対応するアドレスデータを第 1 の記憶手段から読出し、この読出したアドレスデータに対応する正弦波データを第 2 の記憶手段から読出し、この読出した正弦波データを位相偏移パターンに対応した振幅補正データに基づいて振幅補正し、この補正後の正弦波データを同相成分と直交成分の 2 系列のデータとして出力した後、同期を取り、さらに、直交変調して変調信号を出力する変調方法にある。

【0011】請求項 6 記載の発明は、位相平面上の位相偏移パターンに対応したアドレスデータを第 1 の記憶手段に記憶するとともにこの第 1 の記憶手段に記憶したアドレスデータに対応して第 2 の記憶手段に 1 周期分の正弦波データを記憶し、入力データと指定した変調方式と現時点の信号点から位相偏移パターンを判断し、この判断した位相偏移パターンに対応するアドレスデータを第 1 の記憶手段から読出し、この読出したアドレスデータに対応する正弦波データを第 2 の記憶手段から読出し、この読出した正弦波データを指定した変調方式と位相偏移パターンに対応した振幅補正データに基づいて振幅補正し、この補正後の正弦波データを同相成分と直交成分の 2 系列のデータとして出力した後、同期を取り、さらに、直交変調して変調信号を出力する変調方法にある。

【0012】

【発明の実施の形態】本発明の実施の形態を図面を参照して説明する。

(第 1 の実施の形態) この実施の形態は請求項 1 及び 4 に対応する実施の形態で、図 1 に示すように、位相平面上の位相偏移パターンに対応したアドレスデータを記憶した第 1 の記憶手段であるアドレス生成 ROM (リード

・オンリー・メモリ) 21 と、このアドレス生成 ROM 21 に記憶したアドレスデータに対応して 1 周期分の正弦波データを記憶した第 2 の記憶手段である正弦波 ROM 22 と、この正弦波 ROM 22 から読出された正弦波データを同相 (I) 成分と直交 (Q) 成分の 2 系列のデータとして交互に出力するデータ出力手段としてのデータセクタ 23 と、これらアドレス生成 ROM 21、正弦波 ROM 22 及びデータセクタ 23 を制御する制御部 24 を設けている。

10 【0013】前記制御部 24 は、アドレスデータ読出し手段を形成し、前記アドレス生成 ROM 21 に入力する入力データと現時点の信号点情報から次の信号点を求め、前記正弦波 ROM 22 のアドレスを決定し、前記アドレス生成 ROM 21 を制御して該当するアドレスデータを出力するようになっている。また、前記制御部 24 は、正弦波データ読出し手段を形成し、前記アドレス生成 ROM 21 からのアドレスデータに基づいて前記正弦波 ROM 22 から正弦波データを出力するようになっている。

20 【0014】前記データセクタ 23 からの同相 (I) 成分を 2 系列データの同期を取る手段である遅延部 25 で遅延して直交 (Q) 成分との同期を取り、同相成分を第 1 の乗算器 26 に供給するとともに直交成分を第 2 の乗算器 27 に供給している。前記第 1 の乗算器 26 は、搬送波発振器 28 からの搬送波と同相成分を乗算し、前記第 2 の乗算器 27 は、前記搬送波発振器 28 からの搬送波を  $\pi/2$  移相器 29 にて  $\pi/2$  移相させたものと直交成分を乗算し、この各乗算器 26、27 からの出力を加算器 30 で加算して変調信号を出力するようになっている。前記第 1、第 2 の乗算器 26、27、搬送波発振器 28、 $\pi/2$  移相器 29 及び加算器 30 は変調信号出力手段を構成している。

【0015】図 2 は前記正弦波 ROM 22 に記憶された正弦波データの内容を示し、正弦波の 1 周期分の波形データをそれぞれアドレスを付して正弦値として記憶している。そして、前記アドレス生成 ROM 21 からの同相成分、直交成分のアドレスデータに基づいて該当する正弦値を前記データセクタ 23 に出力するようになっている。ここでは、位相偏移角の間隔を 1 度として正弦波データを記憶したが、例えば、位相偏移角の間隔を 0.5 度として正弦波データの分解能を上げることで位相偏移の精度を高めることができる。

【0016】次に、例えば、定包絡変調波である MSK 変調波を出力する場合について述べると、MSK 変調は、図 3 に示すように、位相平面上に 4 つの信号点 (A, B, C, D) を持ち、入力データが「0」のときには円周を左に  $1/4$  周回って表わし、また、「1」のときには右に  $1/4$  周回って表わす。

【0017】MSK 変調波を出力するために、アドレス生成 ROM 21 には、図 4 に示すように、予め全ての位



相偏移パターン、すなわち、信号点がA→B、A→D、B→C、B→A、C→D、C→B、D→A、D→Cと移行する8パターンに対応した正弦波ROM22のアドレス値を記憶しておく。ここでは、記憶しているアドレス値は、位相偏移を6等分に分けて、それぞれの点(1~6)における同相成分、直交成分を出力するための正弦波ROM22のアドレス値となっている。

【0018】例えば、図3に示すように、現時点の信号点がAの位置にあり、この状態で入力データ「0」が入力したことを考えると、信号点はBに移行する。入力データ「0」と現時点の信号点Aの情報から位相偏移パターンがA→Bであることがわかり、アドレス生成ROM21から対応するアドレス値が正弦波ROM22に順次出力する。

【0019】すなわち、まず、点1における同相成分を出力するためのアドレス値「105」、次に点1における直交成分を出力するためのアドレス値「15」、次に点2における同相成分を出力するためのアドレス値「120」、次に点2における直交成分を出力するためのアドレス値「30」、次に点3における同相成分を出力するためのアドレス値「135」、次に点3における直交成分を出力するためのアドレス値「45」、次に点4における同相成分を出力するためのアドレス値「150」、次に点4における直交成分を出力するためのアドレス値「60」、次に点5における同相成分を出力するためのアドレス値「165」、次に点5における直交成分を出力するためのアドレス値「75」、次に点6における同相成分を出力するためのアドレス値「180」、次に点6における直交成分を出力するためのアドレス値「90」が順次出力する。このとき、1つの正弦波ROM22で同相成分と直交成分の両方を出力するために、同相成分用のアドレス値は予め直交成分用のアドレス値と常に「90」だけずらして出力する。

【0020】正弦波ROM22では、図6に示すように、アドレス生成ROM21からのアドレスデータに基づいて同相成分の正弦値と直交成分の正弦値を順次データセクタ23に出力する。すなわち、正弦値を、0.966→0.259→0.866……0.996→0→1.0の順にデータセクタ23に出力する。

【0021】データセクタ23は、正弦波ROM22からのデータを同相成分、直交成分として交互に出力し、同相成分については遅延部25を介して第1の乗算器26に供給し、直交成分については第2の乗算器27にそのまま供給する。これにより、第1の乗算器26の供給される同相成分と第2の乗算器27に供給される直交成分は同期することになる。そして、各乗算器26、27にて、それぞれ直交する搬送波と乗算し、これを加算器30にて合成することでMSK変調波を得る。

【0022】以上の処理を流れ図で示せば図5に示すようになる。すなわち、入力データがあると、制御部24

は、まず、S1にて、入力データを判定し、そのデータを制御部24内のメモリに格納し、次に、S2にて、その制御部24内のメモリから現時点の信号点情報を読み出し、S3にて、次の信号点を求め、S4にて、求めた次の信号点情報を制御部24内のメモリに格納する。そして、現時点の信号点情報と次の信号点情報から位相偏移パターンを判断し、S5にて、アドレス生成ROM21から位相偏移パターンに対応した正弦波ROM22のアドレスデータを出力させる。正弦波ROM22はアドレスデータに基づいて該当するアドレスの正弦波データを順次データセクタ23に出力する。

【0023】続いて、S6にてデータセクタ23は、同相成分と直交成分を交互に出力する。そしてS7にて、同相成分を遅延部25で遅延して直交成分との同期を取り、S8にて、同相成分は第1の乗算器26で直交する搬送波にて変調し、直交成分は第2の乗算器27で直交する搬送波にて変調し、S9にて、これらの変調波を加算器30で合成して定包絡変調波であるMSK変調波を出力する。

【0024】このように、位相平面上の全ての位相偏移パターンに対応したアドレスデータをアドレス生成ROM21に記憶し、1周期分の正弦波データを正弦波ROM22に記憶することで、アドレス制御が簡単になり、また、従来のような同相成分と直交成分の入力データを記憶する2つのシフトレジスタを不要にでき、しかも、同相成分と直交成分で1つの記憶装置を共用でき、回路構成を小さくできる。

【0025】なお、この実施の形態では、位相偏移を6等分した場合について述べたが必ずしもこれに限定するものではなく、例えば、位相偏移を12等分、あるいはさらに細かく細分化することで位相偏移の精度を高めることもできる。(第2の実施の形態)なお、前述した実施の形態と同一の部分には同一の符号を付し異なる部分についてのみ説明する。この実施の形態は請求項2及び5に対応する実施の形態について述べる。この実施の形態の変調装置は、定包絡ではない変調波を発生させる変調装置で変調波としてQPSK変調波を出力するようになっている。

【0026】図7に示すように、正弦波ROM32とデータセクタ23との間に、位相偏移の際の振幅を補正する振幅補正部33を設けている。そして、入力データをアドレス生成ROM31に入力するとともに前記振幅補正部33にも入力している。制御部34は、アドレス生成ROM31、正弦波ROM32、振幅補正部33及びデータセクタ23を制御するようになっている。

【0027】QPSK変調は、図8に示すように、位相平面上に4つの信号点(A、B、C、D)を持ち、4つの信号点でそれぞれ「11」、「10」、「00」、「01」を表わし、1シンボル毎に2ビットのデータを伝送できる多値変調方式の1つである。

【0028】現時点のデータが「11」で、次のデータが「10」のときを考えると、信号点はAからBへと移行する。前記アドレス生成ROM31には、予め全ての位相偏移パターン、すなわち、信号点がA→B、B→A、B→C、C→B、……と移行する16パターンに対応した正弦波ROM32のアドレス値を記憶しておく。そして、アドレス生成ROM31は、入力データ「10」と現時点の信号点Aの情報から同相成分と直交成分を出力するための正弦波ROM32のアドレスデータを出力する。

【0029】MSK変調の場合と同様に、1つの正弦波ROM32で同相成分と直交成分を出力するため、同相成分用アドレスは直交成分用アドレスと「90」だけずらして出力する。

【0030】図9は、アドレス生成ROM31に格納されている信号点AからBへの位相偏移パターンに対応した正弦波ROM32のアドレス値を表わしており、アドレス生成ROM31からは、101→11→117→27……180→90の順にアドレス値が正弦波ROM32に出力される。このとき、MSK変調とは異なり定包絡変調でないため、位相角が等間隔にはならない。

【0031】前記正弦波ROM32は、図10に示すように、アドレス生成ROM31からのアドレスデータに基づいて同相成分の正弦値と直交成分の正弦値を順次振幅補正部33に出力する。すなわち、正弦値を、0.982→0.191→0.891……0.982→0→1.0の順に振幅補正部33に出力する。

【0032】図11に示すように、QPSK変調は位相が偏移している間、振幅が一定で無いため、位相偏移間で振幅を補正する必要がある。このため、振幅補正部33は、図12に示すように、入力データに基づいて予め振幅補正データを求めてメモリに格納しておき、正弦波ROM32からの正弦波データに基づいてメモリから対応する補正データを取り出し、正弦波データにその取出した振幅補正データを乗算して図13に示すような補正後のデータをデータセクタ23に出力する。

【0033】データセクタ23は入力するデータを同相成分、直交成分として交互に出力する。そして、この出力に対して遅延部25で同相成分と直交成分の同期を取り、各乗算器26、27でそれぞれ直交する搬送波と乗算した後、加算器30で合成してQPSK変調波を得る。

【0034】以上の処理を流れ図で示せば図14に示すようになる。すなわち、入力データがあると、制御部34は、まず、S11にて、入力データを判定し、そのデータを制御部34内のメモリに格納し、次に、S12にて、その制御部34内のメモリから現時点の信号点情報を読み出し、S13にて、次の信号点を求め、S14にて、求めた次の信号点情報を制御部34内のメモリに格納する。そして、現時点の信号点情報と次の信号点情報

から位相偏移パターンを判断し、S15にて、アドレス生成ROM31から位相偏移パターンに対応した正弦波ROM32のアドレスデータを出力させる。正弦波ROM32はアドレスデータに基づいて該当するアドレスの正弦波データを順次振幅補正部33に出力する。

【0035】続いて、振幅補正部33は、S16にて、位相偏移状態に対応した振幅補正データを取り出し、S17にて、正弦波データと振幅補正データを乗算して振幅補正を行い、その結果をデータセクタ23に供給する。

【0036】データセクタ23は、S18にて、同相成分と直交成分を交互に出力する。そして、S19にて、同相成分を遅延部25で遅延して直交成分との同期を取り、S20にて、同相成分は第1の乗算器26で直交する搬送波にて変調し、直交成分は第2の乗算器27で直交する搬送波にて変調し、S21にて、これらの変調波を加算器30で合成してQPSK変調波を出力する。

【0037】このように、位相平面上の全ての位相偏移パターンに対応したアドレスデータをアドレス生成ROM31に記憶し、1周期分の正弦波データを正弦波ROM32に記憶することで、アドレス制御が簡単になり、また、従来のような同相成分と直交成分の入力データを記憶する2つのシフトレジスタを不要にでき、しかも、同相成分と直交成分で1つの記憶装置を共用でき、回路構成を小さくできる。また、全ての位相偏移パターンに対応した振幅補正データを予め求めておくことで定包絡でない変調波を発生させることができる。(第3の実施の形態)なお、前述した実施の形態と同一の部分には同一の符号を付し異なる部分についてのみ説明する。この実施の形態は請求項3及び6に対応する実施の形態について述べる。この実施の形態の変調装置は、複数の変調方式から指定した変調方式により定包絡変調波や定包絡でない変調波を発生させる変調装置である。

【0038】図15に示すように、入力データ及び変調方式の指定信号をアドレス生成ROM41及び振幅補正部43にそれぞれ供給している。前記アドレス生成ROM41は、複数の変調方式のそれぞれの位相偏移に対応した正弦波ROM42のアドレスデータを記憶し、前記振幅補正部43は振幅が一定で無い変調方式の振幅を補正する振幅補正データを格納している。制御部44は、アドレス生成ROM41、正弦波ROM42、振幅補正部43及びデータセクタ23を制御する。

【0039】図16は、CPFSK変調の信号点配置と、ある信号点から別の信号点への位相偏移のようすを表わし、図17は、16QAM変調の信号点配置と、ある信号点から別の信号点への位相偏移のようすを表わし、図18は、4値ASK変調の信号点配置と、ある信号点から別の信号点への位相偏移のようすを表わしている。

【0040】CPFSK変調は、図16に示すように、位相平面上に1つの信号点Aを持ち、入力データが「0」のときには円周を左に1周回って表わし、「1」のときには円周を右に1周回って表わす。例えば、入力データが「0」であれば、位相は信号点Aから左回りで変化し再び信号点Aに戻る。

【0041】前記アドレス生成ROM41には、予め信号点が左回りのA→Aと右回りのA→Aの2つの位相偏移パターンに対応した正弦波ROM42のアドレスデータを記憶しており、入力データ「0」と変調方式「CPFSK」の指定により、現時点の信号点Aの情報から同相成分と直交成分を出力するための正弦波ROM42のアドレスデータを出力する。また、1つの正弦波ROM42で同相成分と直交成分を出力するため、同相成分用のアドレスは直交成分用のアドレスと「90」だけずらしている。

【0042】16QAM変調は、図17に示すように、位相平面上に16個の信号点を持ち、1シンボル毎に4ビットのデータを伝送できる多値変調方式の1つである。他変調方式と同様に、アドレス生成ROM41には全ての位相偏移パターンに対応した正弦波ROM42のアドレス値を格納しており、入力データと変調方式、さらに現時点の信号点の情報から同相成分、直交成分を出力するための正弦波ROM42のアドレスデータを出力する。また、1つの正弦波ROM42で同相成分と直交成分を出力するため、同相成分用のアドレスは直交成分用のアドレスと「90」だけずらしている。

【0043】4値ASK変調は、図18に示すように、位相平面上の同相成分方向にのみ4つの信号点を持ち、1シンボル毎に2ビットのデータを伝送できる多値変調方式の1つである。この変調方式も他の変調方式と同様、入力データと変調方式、さらに現時点の信号点の情報から同相成分、直交成分を出力するための正弦波ROM42のアドレスデータを出力する。このとき、位相平面上の同相成分方向にのみ信号点を持つため、常に同相成分用の出力は「90」、直交成分用の出力は「0」となる。

【0044】図19は、アドレス生成ROM41の内容であり、MSK変調の全ての位相偏移パターン（8パターン）、QPSK変調の全ての位相偏移パターン（16パターン）、CPFSK変調の全ての位相偏移パターン（2パターン）、16QAM変調の全ての位相偏移パターン（256パターン）、4値ASK変調の全ての位相偏移パターン（16パターン）に対応した正弦波ROM42のアドレス値が格納されており、入力データと指定された変調方式と現時点の信号点の情報から、同相成分と直交成分を出力するための正弦波ROM42のアドレスデータを出力する。

【0045】図20は、複数の変調方式に対して、全ての位相偏移パターンの振幅補正データを格納したメモリ

であり、振幅補正部43は、正弦波ROM42から出力される正弦波データに対して、このメモリから対応する振幅補正データを読み出して乗算し、補正後のデータをデータセクタ23に出力する。なお、MSK変調やCPFSK変調などの定包絡変調方式については、振幅補正データを「1」として振幅補正を行わず振幅を一定に保つ。

【0046】この実施の形態における処理の流れ図で示せば図21に示すようになる。すなわち、S31にて、変調方式の指定があると、この指定された変調方式を判定する。そして、入力データがあると、制御部44は、S32にて、入力データを判定し、そのデータを制御部44内のメモリに格納し、次に、S33にて、その制御部44内のメモリから現時点の信号点情報を読み出し、S34にて、次の信号点を求め、S35にて、求めた次の信号点情報を制御部44内のメモリに格納する。

【0047】そして、現時点の信号点情報と次の信号点情報から位相偏移パターンを判断し、S36にて、アドレス生成ROM41から位相偏移パターンに対応した正弦波ROM42のアドレスデータを出力させる。正弦波ROM42はアドレスデータに基づいて該当するアドレスの正弦波データを順次振幅補正部43に出力する。

【0048】続いて、振幅補正部43は、S37にて、指定された変調方式と位相偏移状態に対応した振幅補正データをメモリから取出し、S38にて、正弦波データに取出した振幅補正データを乗算して振幅補正を行い、その結果をデータセクタ23に供給する。

【0049】データセクタ23は、S39にて、同相成分と直交成分を交互に出力する。そして、S40にて、同相成分を遅延部25で遅延して直交成分との同期を取り、S41にて、同相成分は第1の乗算器26で直交する搬送波にて変調し、直交成分は第2の乗算器27で直交する搬送波にて変調し、S42にて、これらの変調波を加算器30で合成してQPSK変調波を出力する。

【0050】このように、各種の変調方式の位相平面上の全ての位相偏移パターンに対応したアドレスデータをアドレス生成ROM41に記憶し、各種の変調方式の1周期分の正弦波データを正弦波ROM42に記憶することで、各種変調方式におけるアドレス制御が簡単になり、また、従来のような同相成分と直交成分の入力データを記憶する2つのシフトレジスタを不要にでき、しかも、同相成分と直交成分で1つの記憶装置を共用でき、回路構成を小さくできる。また、複数の変調方式の全ての位相偏移パターンに対応したアドレスデータと振幅補正データを予め求めておくことで、単一の回路にて複数の変調方式の中から希望の変調波を得ることができる。

【0051】なお、前述した実施の形態では、本発明を適用した変調方式として、MSK変調、QPSK変調、CPFSK変調、16QAM変調、4値ASK変調の各

変調方式について述べたが必ずしもこれに限定するものではなく、その他、8PSK変調、 $\pi/4$ シフトQPSK変調、BPSK変調などの変調方式も同様に適用できるものである。そして、装置としては、定包絡変調の変調方式の場合は振幅補正部は不要となり、定包絡変調でない変調方式の場合は振幅補正部を必要となる。

【0052】

【発明の効果】請求項1乃至3記載の発明によれば、回路構成を小さくでき、また、アドレス制御を簡単化できる変調装置を提供できる。また、請求項2記載の発明によれば、さらに、全ての位相偏移パターンに対応した振幅補正データを予め求めておくことで定包絡でない変調波を発生できる変調装置を提供できる。また、請求項3記載の発明によれば、さらに、複数の変調方式の全ての位相偏移パターンに対応したアドレスデータと振幅補正データを予め求めておくことで、単一の回路にて複数の変調方式の中から希望の変調波を得ることができる変調装置を提供できる。

【0053】また、請求項4乃至6記載の発明によれば、回路構成を小さくでき、また、アドレス制御を簡単化できる変調方法を提供できる。また、請求項5記載の発明によれば、さらに、全ての位相偏移パターンに対応した振幅補正データを予め求めておくことで定包絡でない変調波を発生できる変調方法を提供できる。また、請求項6記載の発明によれば、さらに、複数の変調方式の全ての位相偏移パターンに対応したアドレスデータと振幅補正データを予め求めておくことで、単一の回路にて複数の変調方式の中から希望の変調波を得ることができる変調方法を提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示すブロック図。

【図2】同実施の形態における正弦波ROMに記憶したデータ内容を示す図。

【図3】同実施の形態におけるMSK変調の特徴を説明するための図。

【図4】同実施の形態におけるアドレス生成ROMのデータ内容を示す図。

【図5】同実施の形態における変調波の出力処理を示す流れ図。

【図6】同実施の形態における正弦波ROMから出力する\*

\* する正弦波データ例を示す図。

【図7】本発明の第2の実施の形態を示すブロック図。

【図8】同実施の形態におけるQPSK変調の特徴を説明するための図。

【図9】同実施の形態におけるアドレス生成ROMのデータ内容を示す図。

【図10】同実施の形態における正弦波ROMから出力する正弦波データ例を示す図。

10 【図11】同実施の形態におけるQPSK変調の位相偏移の特徴を説明するための図。

【図12】同実施の形態における振幅補正データを格納したメモリ内容を示す図。

【図13】同実施の形態における補正後の正弦波データ例を示す図。

【図14】同実施の形態における変調波の出力処理を示す流れ図。

【図15】本発明の第3の実施の形態を示すブロック図。

20 【図16】同実施の形態におけるCPFSK変調の特徴を説明するための図。

【図17】同実施の形態における16QAM変調の特徴を説明するための図。

【図18】同実施の形態における4値ASK変調の特徴を説明するための図。

【図19】同実施の形態におけるアドレス生成ROMのデータ内容を示す図。

【図20】同実施の形態における振幅補正データを格納したメモリ内容を示す図。

30 【図21】同実施の形態における変調波の出力処理を示す流れ図。

【図22】従来例を示すブロック図。

【符号の説明】

21…アドレス生成ROM(第1の記憶手段)

22…正弦波ROM(第2の記憶手段)

23…データセレクタ(データ出力手段)

24…制御部

25…遅延部

26, 27…乗算器

30…加算器

【図2】

22					
アドレス	0	1	2	3	179
正弦値	0	0.017	0.035	0.052	0.017

180	181	357	358	359
0	-0.017	-0.052	-0.035	-0.017

【図6】

アドレス	105	15	120	30	135	45	150	60	165	75	180	90
I成分	0.996	-	0.996	-	0.707	-	0.5	-	0.266	-	0	-
Q成分	-	0.259	-	0.5	-	0.707	-	0.866	-	0.986	-	1.0



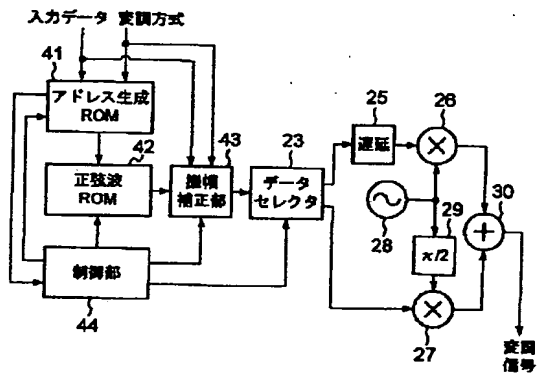
【図9】

位相偏移	1		2		3		4		5		6	
	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分	I成分	Q成分
A → B	101	11	117	27	135	45	153	63	169	79	180	90
A → D												
B → C												

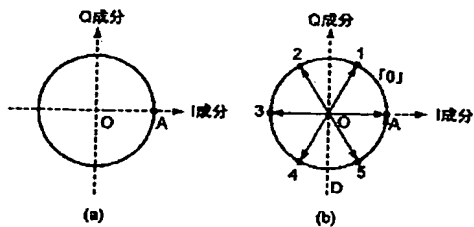
【図12】

位相偏移	1	2	3	4	5	6
A → B 補正データ	0.850	0.745	0.707	0.745	0.850	1.0
A → D 補正データ						
B → C 補正データ						

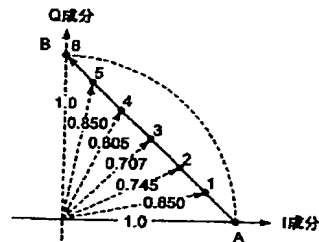
【図15】



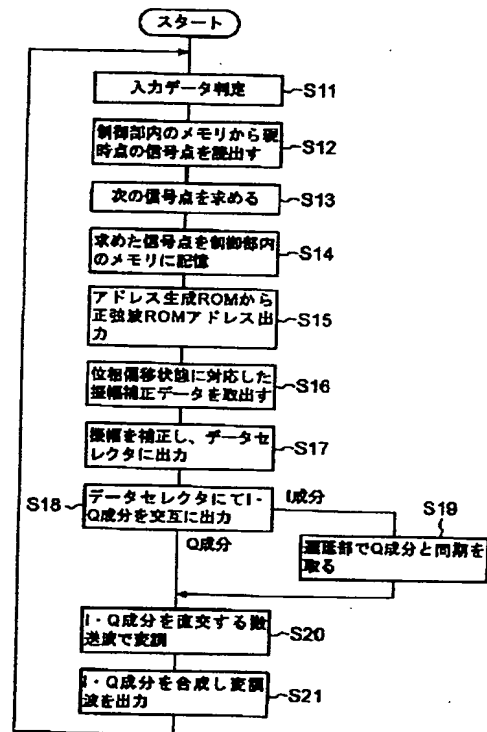
【図16】



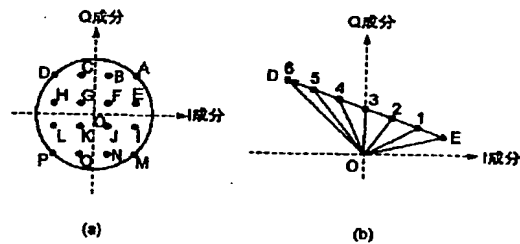
【図11】



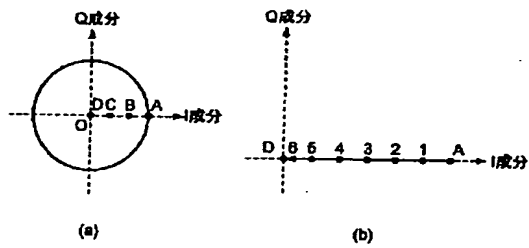
【図14】



【図17】



【図18】



【図19】

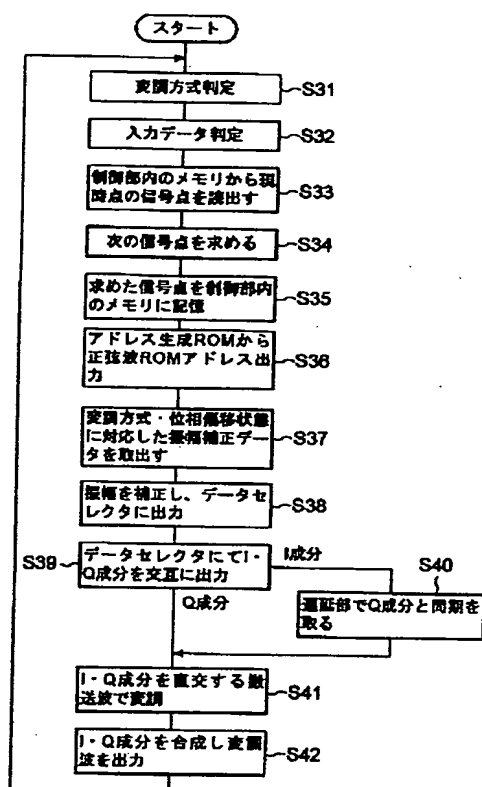
41

位相番号	1	2	3	4	5	6
MSK変調 A→B	105	15	120	30	135	45
MSK変調 B→A						
QPSK変調 A→B	101	11	117	27	135	45
QPSK変調 B→A						
CPFSK変調 A→A(右)	150	80	210	120	270	180
CPFSK変調 A→A(左)						
18QAM変調 E→D	150	80	210	120	270	180
18QAM変調 D→E						
4値ASK変調 A→D	90	0	90	0	90	0
4値ASK変調 D→A						

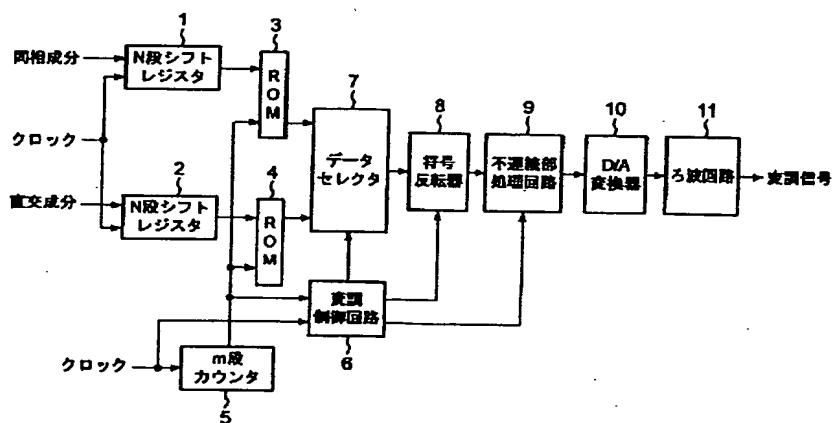
【図20】

位相番号	1	2	3	4	5	6
MSK変調 (A→B) 補正データ	1.0	1.0	1.0	1.0	1.0	1.0
MSK変調 (B→A) 補正データ						
QPSK変調 (A→B) 補正データ	0.850	0.745	0.707	0.745	0.850	1.0
QPSK変調 (B→A) 補正データ						
CPFSK変調 (A→A右) 補正データ	1.0	1.0	1.0	1.0	1.0	1.0
CPFSK変調 (A→A左) 補正データ						
18QAM変調 (E→D) 補正データ	0.587	0.468	0.471	0.598	0.788	1.0
18QAM変調 (D→E) 補正データ						
4値ASK変調 (A→D) 補正データ	0.833	0.887	0.50	0.333	0.167	1.0
4値ASK変調 (D→A) 補正データ						

【図21】



【図22】





**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: \_\_\_\_\_**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**